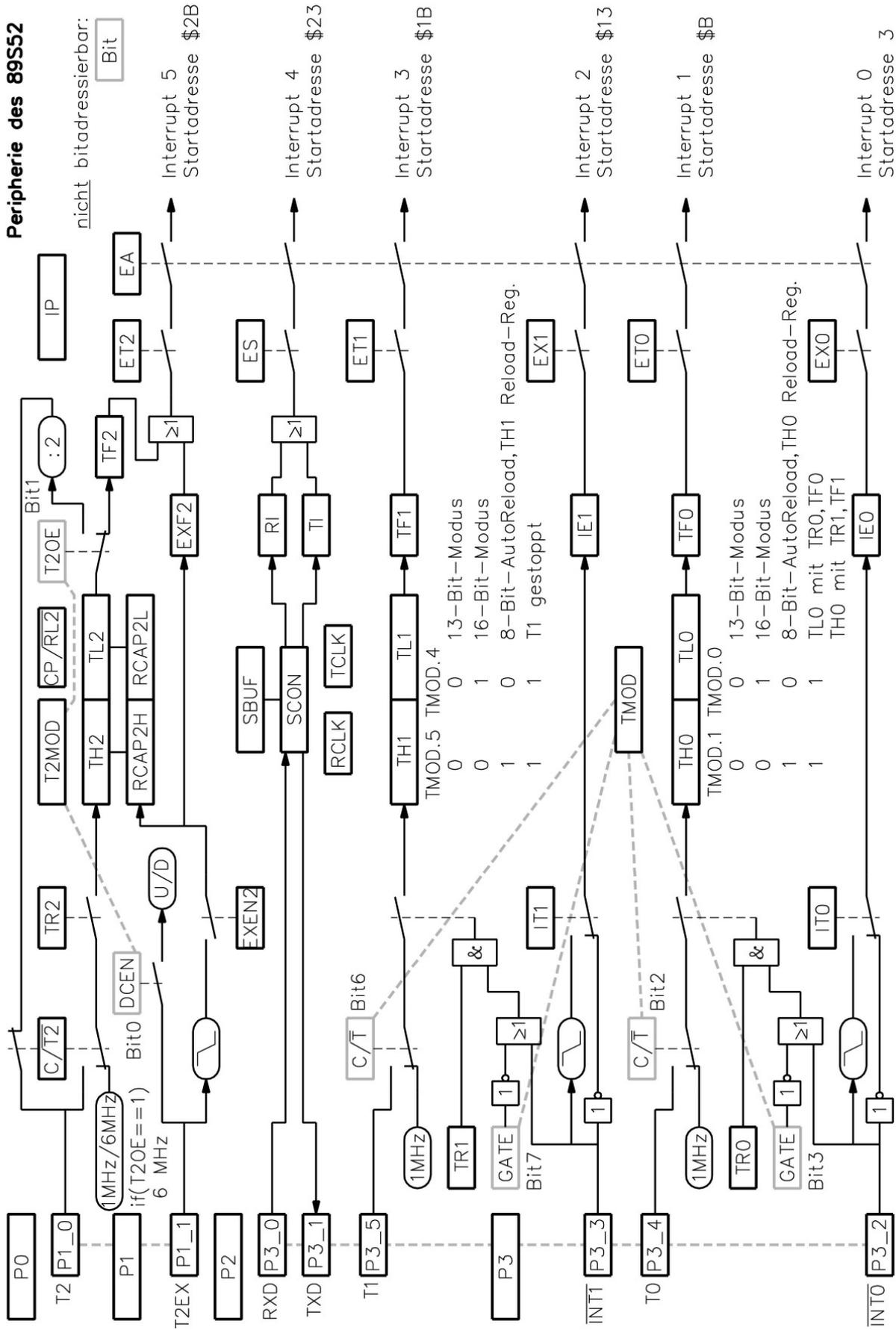


Peripherie des 89S52



Flags, Steuerbits und Register der 89S52-Peripherie (alphabetisch sortiert)

Name	Funktion	Hinweise															
C/T	= 0: Timer-Takt 1 MHz; = 1: Counter-Takt extern	TMOD.2: Timer T0 TMOD.6: Timer T1 nicht bitadressierbar!															
C/T2	= 0: Timer-Takt 1 MHz; = 1: Counter-Takt extern	Timer T2															
CP/RL2	= 0: Reload-Modus; = 1: Capture_Modus	Timer T2															
DCEN	= 0: T2 zählt aufwärts; = 1: P1_1 steuert die Zählrichtung; P1_1 = 0: abwärts; P1_1 = 1: aufwärts	= T2MOD.0 nicht bitadressierbar!															
EA	= 0: alle Interrupts gesperrt																
ES	= 0: Interrupt der seriellen Schnittstelle gesperrt																
ET0	= 0: Interrupt durch T0-Überlauf gesperrt																
ET1	= 0: Interrupt durch T1-Überlauf gesperrt																
ET2	= 0: Interrupt durch T2-Überlauf oder negative Flanke an P1_1 gesperrt																
EX0	= 0: externer Interrupt 0 gesperrt																
EX1	= 0: externer Interrupt 1 gesperrt																
EXF2	Flag: wird durch negative Flanke an P1_1 gesetzt	kann Interrupt auslös. Software-Reset nötig!															
EXEN2	= 1: negative Flanke an P1_1 setzt EXF2 und löst bei T2 Reload- oder Capture-Vorgang aus																
GATE	= 1: wenn TR0 gesetzt ist, gibt P3_2 = 1 den Timer T0 frei; für TR1, P3_3 und T1 entsprechend	TMOD.3: Timer T0 TMOD.7: Timer T1 nicht bitadressierbar!															
IE0	Flag: wird durch Überlauf des Timers T0 gesetzt	kann Interrupt auslös.															
IE1	Flag: wird durch Überlauf des Timers T1 gesetzt	kann Interrupt auslös.															
IP	Bit i = 1: Interrupt i erhält hohe Priorität; $i \in \{0..5\}$	nicht bitadressierbar!															
IT0	= 0: P3_2 = 0 setzt IE0; = 1: negative Flanke an P3_2 setzt IE0	meist sinnvoll: IT0 = 1															
IT1	wie IT0, aber für IE1 und P3_3	meist IT1 = 1 sinnvoll.															
M0, M1	<table border="1"> <thead> <tr> <th>M1</th> <th>M0</th> <th>Bedeutung</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>13-bit-Timer/Counter; (alle 8 Bits von THi und Bits 0..4 von TLi; $i \in \{0,1\}$)</td> </tr> <tr> <td>0</td> <td>1</td> <td>16-bit-Timer/Counter</td> </tr> <tr> <td>1</td> <td>0</td> <td>8-bit-Reload-Timer/Counter: TLi arbeitet als Timer/Counter, THi hält den Reload-Wert; $i \in \{0,1\}$</td> </tr> <tr> <td>1</td> <td>1</td> <td>TL0 wirkt als 8-bit-Timer/Counter, gesteuert von den Steuerbits für T0; TH0 wirkt als 8-bit-Timer/Counter, gesteuert von den Steuerbits für T1; T1 ist gestoppt</td> </tr> </tbody> </table>	M1	M0	Bedeutung	0	0	13-bit-Timer/Counter; (alle 8 Bits von THi und Bits 0..4 von TLi; $i \in \{0,1\}$)	0	1	16-bit-Timer/Counter	1	0	8-bit-Reload-Timer/Counter: TLi arbeitet als Timer/Counter, THi hält den Reload-Wert; $i \in \{0,1\}$	1	1	TL0 wirkt als 8-bit-Timer/Counter, gesteuert von den Steuerbits für T0; TH0 wirkt als 8-bit-Timer/Counter, gesteuert von den Steuerbits für T1; T1 ist gestoppt	Timer T0: M1 = TMOD.1 M0 = TMOD.0 Timer T1: M1 = TMOD.5 M0 = TMOD.4 nicht bitadressierbar! diese Bits sind nicht einzeln in der Graphik dargestellt
M1	M0	Bedeutung															
0	0	13-bit-Timer/Counter; (alle 8 Bits von THi und Bits 0..4 von TLi; $i \in \{0,1\}$)															
0	1	16-bit-Timer/Counter															
1	0	8-bit-Reload-Timer/Counter: TLi arbeitet als Timer/Counter, THi hält den Reload-Wert; $i \in \{0,1\}$															
1	1	TL0 wirkt als 8-bit-Timer/Counter, gesteuert von den Steuerbits für T0; TH0 wirkt als 8-bit-Timer/Counter, gesteuert von den Steuerbits für T1; T1 ist gestoppt															

P0, P1, P2, P3	8-bit-Ports, bitadressierbar	Eingänge = 1 setzen!
P1_0	Takteing. für T2; Ausgang mit $T = 2 \cdot \text{Timerperiode}$	siehe $C/\overline{T2}$
P1_1	wenn DCEN = 1: Steuerung der Zählrichtung wenn EXEN2 = 1: Auslösen von Reload / Capture	siehe DCEN und EXEN2
P3_0	Eingang der seriellen Schnittstelle	
P3_1	Ausgang der seriellen Schnittstelle	
P3_2	setzt IE0; wenn GATE = 1: startet/stoppt T0	siehe GATE und IT0
P3_3	setzt IE1; wenn GATE = 1: startet/stoppt T1	siehe GATE und IT1
P3_4	wenn $C/\overline{T} = 1$, Takteingang für Timer T0	siehe C/\overline{T}
P3_5	wenn $C/\overline{T} = 1$, Takteingang für Timer T1	siehe C/\overline{T}
RCAP2H	high byte des Reload-/Capture-Registers für T2	
RCAP2L	low byte des Reload-/Capture-Registers für T2	
RCLK	= 0: T1 liefert den Takt für seriellen Empfang; = 1: T2 liefert den Takt für seriellen Empfang; T2 wird in diesem Modus mit 6 MHz getaktet!	
RI	Flag: gesetzt, wenn serieller Empfangspuffer voll	kann Interrupt auslös.
SBUF	Empfangs-/Sendepuffer der seriellen Schnittstelle	
SCON	Steuerregister der seriellen Schnittstelle	
T2MOD	enthält die Bits DCEN und T2OE für den Timer T2	nicht bitadressierbar!
T2OE	= 1: TF2 ohne Funkt.; wenn $C/\overline{T2} = 0$: an P1_0 <u>Ausgangssignal</u> mit Periodendauer $T = 2 \cdot T2\text{-Intervall}$; T2 wird in diesem Modus mit 6 MHz getaktet! Ausgangsfrequenz $\approx 45.8 \text{ Hz bis } 3 \text{ MHz}$	= T2MOD.1 nicht bitadressierbar!
TCLK	= 0: T1 liefert den Takt für serielles Senden; = 1: T2 liefert den Takt für serielles Senden; T2 wird in diesem Modus mit 6 MHz getaktet!	
TF0	Flag: wird durch den Überlauf des Timer T0 gesetzt	kann Interrupt auslös.
TF1	Flag: wird durch den Überlauf des Timer T1 gesetzt	kann Interrupt auslös.
TF2	Flag: wird durch den Überlauf des Timer T2 gesetzt	kann Interrupt auslös. Software-Reset nötig!
TH0	high byte des Timers T0	
TH1	high byte des Timers T1	
TH2	high byte des Timers T2	
TI	Flag: gesetzt, wenn serieller Sendepuffer leer	kann Interrupt auslös.
TL0	low byte des Timers T0	
TL1	low byte des Timers T1	
TL2	low byte des Timers T2	
TMOD	je 2 Bits GATE, C/\overline{T} , M1 und M0 für T0 u. T1	nicht bitadressierbar!
TR0	= 0: stoppt den Timer T0	
TR1	= 0: stoppt den Timer T1	
TR2	= 0: stoppt den Timer T2	

Einzelheiten zur seriellen Schnittstelle bitte den Datenblättern entnehmen.